

(43)公開日 平成9年(1997)12月12日

審査請求 未請求 請求項の数1 OL (全 8 頁)

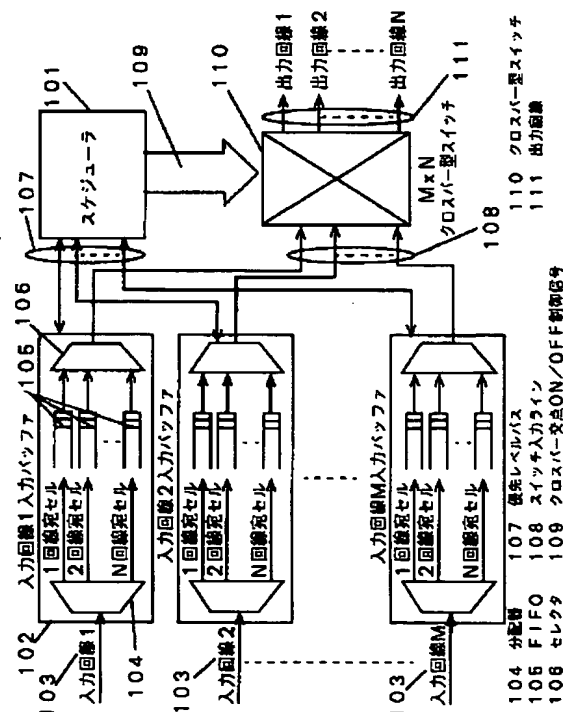
(74)代理人 弁理士 滝本 智之 (外1名)

(54) 【発明の名称】 A T M交換機

(57) 【要約】

【課題】 ブロッキングの発生を回避し、高トラヒック下におけるスループットの向上とセル廃棄率の低減を図れるATM交換機を提供すること。

【解決手段】 交換部は、ある入力回線から入力されたATMセルを一時的に格納する入力バッファ102と、入力バッファ102から出力されるATMセルを交換するクロスバー型スイッチ110と、入力バッファ102内のFIFO105に与えられた優先順位をもとにクロスバー型スイッチ110に対し交点スイッチのON/OFF条件を与えるアービタを有し、さらに入力されたATMセルのヘッダ情報から得られる出力回線番号に対応するFIFO105へ入力セルを分配する分配器104と、アービタから与えられる信号により読み出すべきFIFO105を選択するセレクト106を備える。



【特許請求の範囲】

【請求項1】 ATM交換機の交換部に、ある入力回線から入力されたATMセルを一時的に格納する入力バッファと、この入力バッファから出力されるATMセルを交換するクロスバー型スイッチと、前記入力バッファ内のFIFOに与えられた優先順位をもとに前記クロスバー型スイッチに対し交点スイッチのON/OFF条件を与えるアービタを備え、また前記入力バッファは各入力回線毎に前記交換部の出力回線数分のFIFOを備え、かつ入力された前記ATMセルのヘッダ情報から得られる出力回線番号に対応するFIFOへ前記入力セルを分配する分配器と、前記アービタから与えられる信号により読み出すべきFIFOを選択するセクタを備え、前記アービタは、入力回線内の複数のFIFOの優先レベル情報から最も優先すべきFIFOを決定するサブアービタと、入力回線間の競合調停を行うマスタアービタと、競合調停の結果、入力回線番号と出力回線番号の対応関係を保持するための交換テーブルレジスタを備えることにより、クロスバー型スイッチであっても、出力回線の競合のために入力バッファに待機しているセルによるブロッキングを回避し、高スループットを得ることを特徴とするATM交換機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、情報通信分野におけるATM (Asynchronous Transfer Mode; 非同期転送モード) 技術を用いたATM交換機、特にクロスバー型スイッチにおけるスケジューリング方式のATM交換機に関するものである。

【0002】

【従来の技術】 図6は従来のATM交換機の交換部の全体ブロック図、図7は同ATM交換機のクロスバー型スイッチの入力バッファ状態図である。従来の技術では、クロスバー型スイッチ部は一般に図6に示すように、入力回線1へ到来するATMセルを一旦蓄積するための各入力回線毎に一個存在するFIFO2と、到来したATMセルの交換を行うクロスバー型スイッチ5と、FIFO2に蓄積されたATMセルのヘッダ情報から得られた方路選択情報および各FIFO2が固有に持つ優先レベルをもとに、クロスバー型スイッチ5のどの交点をONにするかを指示するクロスバー交点ON/OFF制御信号3を生成するための競合調停部4から構成される。6, 8は出力回線、7はスイッチ入力ラインである。

【0003】 次に従来技術の動作を説明する。入力回線1から入力されたATMセルは、そのヘッダ情報をもとに得られた方路選択情報(宛先情報)が付加され、FIFO2へ一旦蓄積される。競合調停部4では、蓄積されたATMセルの方路選択情報および各FIFO2が有する優先レベルをもとに出力回線の競合の調停を行い、クロスバー型スイッチ5に対し、各出力回線に対する入力

回線のクロスバー交点ON/OFF制御信号3を生成する。クロスバー型スイッチ5は、競合調停部4から得られたセレクト信号によりクロスバーの交点のON/OFFを行い、スイッチ入力ライン7上のATMセルを所定の出力回線8へ転送する。

【0004】

【発明が解決しようとする課題】 以上説明した従来技術による課題について、図7を用いて説明する。入力回線から入ってきたATMセル9~12がFIFO2に蓄積されている。この図7は、入力回線1のATMセル9がクロスバー型スイッチ5の交点13がONとなり、出力回線6へ転送中の状態である。このとき、入力回線に蓄積されているATMセル12は、同FIFO内のATMセル10の存在により、スイッチ入力ライン14が未使用で、かつ、宛先の出力回線15が空き状態であるにも関わらず転送できない状態となっている。このATMセル12の状態をブロッキングと呼ぶ。ATM交換機に対して高トラヒックが発生するとブロッキングが多発し、スイッチのスループットの悪化や、セル廃棄発生の原因となる。

【0005】 従って本発明は、前述したブロッキングの発生を回避し、高トラヒック下におけるスループットの向上とセル廃棄率の低減を図れるATM交換機を提供することを目的とする。

【0006】

【課題を解決するための手段】 この課題を解決するために本発明は、ATM交換機の交換部に、ある入力回線から入力されたATMセルを一時的に格納する入力バッファと、この入力バッファから出力されるATMセルを交換するクロスバー型スイッチと、入力バッファ内のFIFOに与えられた優先順位をもとにクロスバー型スイッチに対し交点スイッチのON/OFF条件を与えるアービタを備え、また入力バッファは各入力回線毎に交換部の出力回線数分のFIFOを備え、かつ入力されたATMセルのヘッダ情報から得られる出力回線番号に対応するFIFOへ入力セルを分配する分配器と、アービタから与えられる信号により読み出すべきFIFOを選択するセクタを備え、アービタは、入力回線内の複数のFIFOの優先レベル情報から最も優先すべきFIFOを決定するサブアービタと、入力回線間の競合調停を行うマスタアービタと、競合調停の結果、入力回線番号と出力回線番号の対応関係を保持するための交換テーブルレジスタを備えることにより、クロスバー型スイッチであっても、出力回線の競合のために入力バッファに待機しているセルによるブロッキングを回避し、高スループットを得るようにしたものである。

【0007】

【発明の実施の形態】 上記構成の本発明は、クロスバー型スイッチであっても、出力回線の競合のために入力バッファに待機しているセルによるブロッキングを回避可

3

能とし、高トラヒック下においても高いスループットが得られ、セルの廃棄率を低減させることができる。

【0008】以下、本発明の実施の形態について、図面を参照して説明する。図1は本発明の一実施の形態によるATM交換機の交換部の全体ブロック図、図2は同ATM交換機の交換部スケジューラの詳細ブロック図、図3は同ATM交換機の交換部スケジューラ内のアービタ詳細ブロック図、図4は同ATM交換機の交換部のアービタ内の8入力回転優先アービタ図、図5は同ATM交換機の動作状態説明図である。

【0009】図1において、入力回線103から入力されたATMセルを一時的に格納する入力バッファ102と、バッファ102から読み出されたATMセルを交換するクロスバー型スイッチ110と、入力バッファ102内のFIFO105に与えられた優先レベルをもとにクロスバー型スイッチ110に対し交点スイッチのクロスバー交点ON/OFF制御信号109を与えるスケジューラ101を有する。入力バッファ102は各入力回線毎に交換部の出力回線数分のFIFO105を備えており、入力されたATMセルのヘッダ情報から得られる出力回線番号に対応するFIFO105へ入力セルを分配する分配器104と、スケジューラ101から与えられる信号により読み出すべきFIFO105を選択するセクタ106を備えている。111は出力回線である。

【0010】図2は、スケジューラ101内部の詳細ブロック図である。このスケジューラ101は、各入力回線の入力バッファから渡される各FIFOの優先順位バス205の優先レベル信号をもとに回線内の競合調停を行うサブアービタ201と、入力回線間の競合調停を行うメインアービタ202と、サブアービタ201とメインアービタ202の調停により決定されたクロスバー型スイッチに対するクロスバー型スイッチON/OFF制御信号222を保持するための入力回線番号と、出力回線番号の対応関係を保持する交換テーブルレジスタ203と、どのスイッチラインが既に使用すると決定しているかを保持するための入力スイッチラインマスクレジスタ204から構成される。

【0011】サブアービタ201は、優先順位バス205に付加されている要求の有無を示すイネーブル信号をマスクするためのゲート206と、優先順位バス205の優先順位をもとに転送すべきFIFO番号216を決定するアービタ207と、アービタ207から得られたFIFO番号に対応する優先レベル信号を選択するセクタ208を備えており、またメインアービタ202は、サブアービタ201から渡される優先レベル信号215に付加されている要求の有無をしめすイネーブル信号をマスクするためのゲート209と、優先レベル信号215の優先レベルをもとに転送すべき入力回線番号217を決定するアービタ211と、アービタ211から

4

得られた入力回線番号217に対応する優先レベル信号215を選択するセクタ212を備えている。

【0012】図3は、図2のアービタ207、211内部の詳細ブロック図である。アービタ207、211は、入力される優先レベル信号上の情報から最高優先入力を決定する最高優先決定部310と、最高優先決定部310で最高優先と判断された一つまたは複数の要求信号の中から回転優先により一つを決定するための8入力回転優先アービタ307から構成される。

10 【0013】図4は、図3の8入力回転優先アービタ307内部の詳細ブロック図である。8入力回転優先アービタ307は、プライオリティエンコーダ403と、最高優先決定部310から渡される要求信号401をプライオリティエンコーダ403のどの入力端子へ入力するかを選択するエンコーダ入力セクタ402と、前回の調停で勝った入力番号を保持するレジスタ405と、プライオリティエンコーダ403のエンコード結果407に対し、レジスタ405の値を加算する加算器404から構成される。

20 【0014】次に、図1～図5を参照して本実施の形態の動作を説明する。まず図1を用いて全体の動作を説明する。入力回線103へ到来したATMセルは、そのヘッダ情報から得られる方路選択情報をもとに分配器104で宛先別に備えられたFIFO105に分配され蓄積される。1セル以上蓄積されたFIFO105はスケジューラ101に対し優先レベルバス107を介してFIFO毎に有する優先レベルと転送要求があることを知らせる。スケジューラ101では、各入力バッファ部102から得られた優先レベルバス107上の情報をもとにどのFIFO105からどの出力回線へ転送すべきかを決定し、クロスバー型スイッチ110に対しクロスバーの交点スイッチのON/OFFを指示するクロスバー交点ON/OFF制御信号109を出力する。また同時に、スケジューリングの結果読み出しを行うべきFIFOの選択信号を各入力バッファ内のセクタ106へ渡し、転送を行う。

30 【0015】次に図2を用いてスケジューラ101の動作を説明する。各入力バッファ102の各FIFOから出力された優先順位バス205は、出力回線要求マスク信号220（最初はすべてマスクなしの状態）を介してサブアービタ201内のアービタ207へ到達する。アービタ207では入力された優先レベルをもとに一つの入力（FIFO）番号216を決定する。入力番号216により複数のFIFO105から出力された優先順位バス205のうちの一つ（215）をセクタ208により選択し、メインアービタ202へ出力する。各サブアービタ201から渡された優先レベル信号215は、入力回線要求マスク信号221（最初はすべてマスクなしの状態）を介してメインアービタ202内のアービタ211へ到達する。アービタ211では入力された優先

5

レベルをもとに一つの入力回線番号217を決定する。入力回線番号217によりサブアービタ208内のアービタ207から出力された複数の入力FIFO番号216のうち一つ(223)をセレクタ212により選択する。

【0016】メインアービタにより得られた結果217, 223は、デコーダ213, 214を介してクロスバー型スイッチ110における出力回線番号と入力回線番号の対応関係を保持する交換テーブルレジスタ203へ保持され、同時に読み出しが決定した入力回線番号に対応する入力回線要求マスクレジスタ204をセットする。これにより、使用すると決定した出力回線に対応するサブアービタ201内のイネーブルマスクゲート206を出力回線要求マスク信号220を介してマスク状態にし、次の競合調停から外す。また、読み出すFIFO105が決定された入力回線番号217に対応するメインアービタ202内のイネーブルマスクゲート209を入力回線マスク信号221を介してマスク状態にし、次の競合調停から外す。

【0017】ここまでの動作で、出力回線番号と入力回線番号の対応関係を保持する交換テーブルレジスタ203はN個あるうち一個だけ決定される。従って残り最大N-1クロックかかって完全に出力回線番号と入力回線番号の対応関係を保持する交換テーブルレジスタ203への書き込みが完了し、各出力回線に対しどの入力回線のどのFIFOから読み出すかを決定するスケジューリングが完成する。

【0018】次に、図3を用いてアービタ207, 211の動作を説明する。図3のアービタは、2ビットの優先順位301, 302と要求の有無を示す1ビットのイネーブル信号303の合計3ビットを、8入力有している。最高優先決定部310では、イネーブル信号303がイネーブル(要求有り)状態である入力のうち、最高優先順位をもつ入力に対応するリクエスト信号306をONにする。このとき8本のリクエスト信号306は、最高優先レベルであってもその優先レベルをもつ入力が複数存在する可能性があるため、複数がONになっている可能性がある。このONになっているリクエスト信号のうち一つを決定するために、8入力回転優先アービタへリクエスト信号306を入力し、勝った入力番号308と要求の有無を判断するための要求有り信号309を得る。

【0019】次に、図4を用いて8入力回転優先アービタ307の動作を説明する。入力されたリクエスト信号401はセレクタ402によりプライオリティエンコーダ403の入力ポートが変更(回転)するようになっており、セレクタ402の選択条件は、前回勝った入力番号を保持しているレジスタ405の値である。図中のプライオリティエンコーダはRPOが優先順位が最も高くRP7が最低となっている。従って、前回の勝ち入力番

6

号が1のとき、最高優先であるRPOへ入力される信号はREQ1となる。このときプライオリティエンコーダ403は、RPOがONであったならば、エンコード結果407へ0を出力する。このエンコード結果を元のリクエスト信号との対応へ戻すために加算器404でエンコード結果407とレジスタ405の値を加算し、実際の勝ち入力番号409を得る。また、どのリクエスト信号もONでなければ、要求有り信号408はOFFとなる。

10 【0020】最後に図5を用いて、どのようにスケジューリング動作の具体的例を説明する。図5は本発明の一実施の形態によるATM交換機の動作状態説明図である。優先レベルマップ501は、各入力回線に存在する入力バッファ内のFIFOが持つ優先レベルを示している。本例では優先レベルは4段階(0から3)で、転送要求が無い箇所は“ ”で示されている。スケジューラ101は各入力バッファ102から優先レベルバス107を介して優先レベルマップ501の情報が取り込まれる。サブアービタ202は、各入力回線内の調停を行い、出力回線番号とその優先レベル情報502を得る。メインアービタ内ではサブアービタ間の調停を行う。図5の例では、入力回線番号2から出力回線5へ向かうFIFOの優先レベルが3と最高優先となっており、出力回線番号ごとに選択された入力回線番号を格納するための交換テーブルレジスタ503へ、その情報を格納する。

30 【0021】ここまでの一連の処理で、交換テーブルレジスタ503の出力回線番号5に対応するレジスタが入力回線番号2から転送されることが決定した。図5の(2)は優先レベルマップ501内の×印は、(1)でスイッチに対する入力回線番号2に対応する入力ライン108と出力回線番号5の使用が決定したため、次の競合調停で入力回線2と出力回線5を使用する要求が競合調停から外されていることを示している。以下、前記一連の処理を最大8(出力回線数)回繰り返すことで、最終的な交換テーブルレジスタ503の内容が決定される。図5の例では、(8)にて(最大回数の8回)交換テーブルレジスタ503が完成している。この交換テーブルレジスタ503の情報をもとにクロスバー型スイッチ40の交点のON/OFFの制御を行う。

【0022】

【発明の効果】本発明によれば、クロスバー型スイッチであっても、出力回線の競合のために入力バッファに待機しているセルによるブロッキングを回避可能とし、高トラヒック下においても高いスループットが得られ、セルの廃棄率を低減させることができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態によるATM交換機の交換部の全体ブロック図

50 【図2】本発明の一実施の形態によるATM交換機の交

7

8

換部スケジューラの詳細ブロック図

【図3】本発明の一実施の形態によるATM交換機の交換部スケジューラ内のアービタ詳細ブロック図

【図4】本発明の一実施の形態によるATM交換機の交換部のアービタ内の8入力回転優先アービタ図

【図5】本発明の一実施の形態によるATM交換機の動作状態説明図

【図6】従来のATM交換機の交換部の全体ブロック図

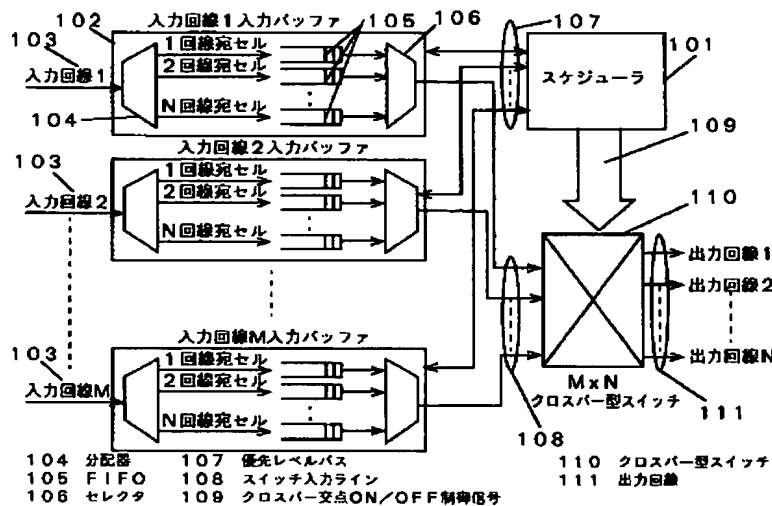
【図7】従来のATM交換機のクロスバー型スイッチの入力バッファ状態図

【符号の説明】

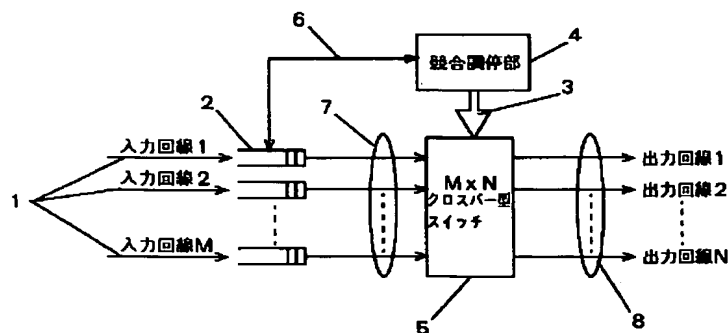
101 スケジューラ
102 入力バッファ
103 入力回線
104 分配器
105 FIFO
106 セレクタ

106 セレクタ
107 優先レベルバス
108 スイッチ入力ライン
109 クロスバー交点ON/OFF制御信号
110 クロスバー型スイッチ
111 出力回線
201 サブアービタ
202 メインアービタ
203 交換テーブルレジスタ
204 入力スイッチラインマスクレジスタ
205 優先順位バス
208 セレクタ
310 最高優先決定部
403 プライオリティエンコーダ
405 レジスタ

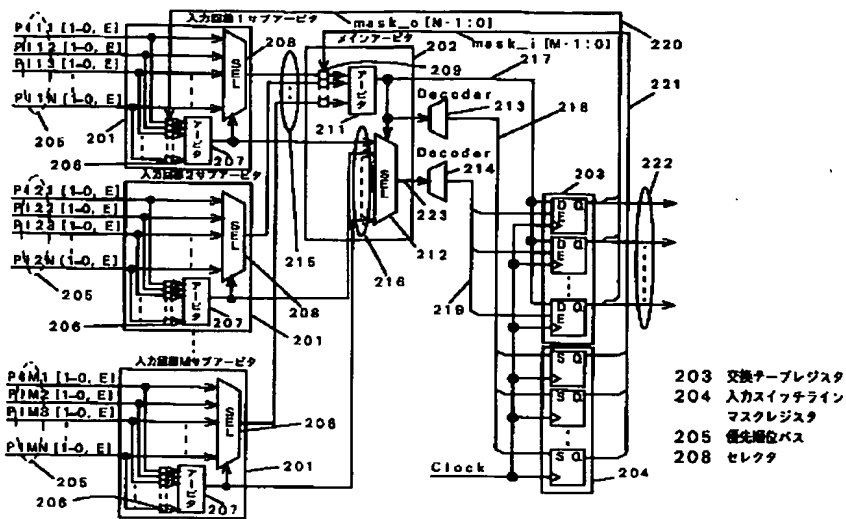
【図1】



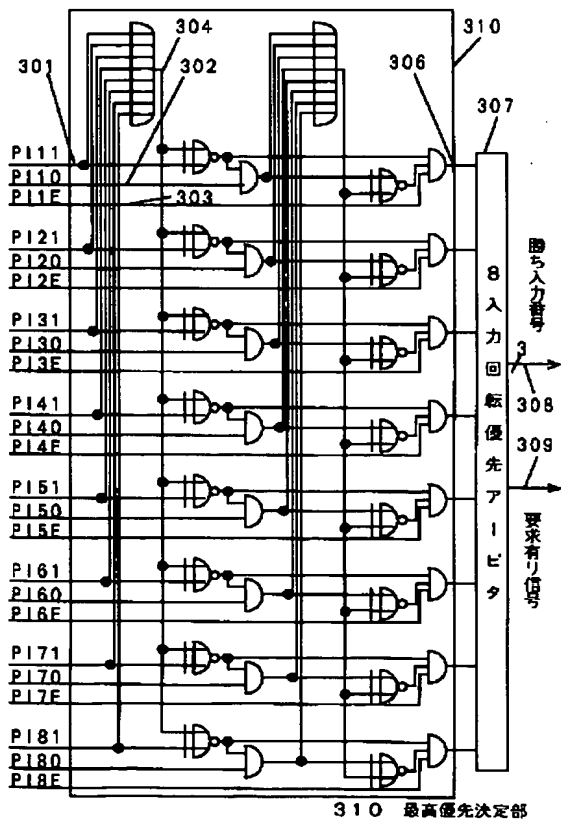
【図6】



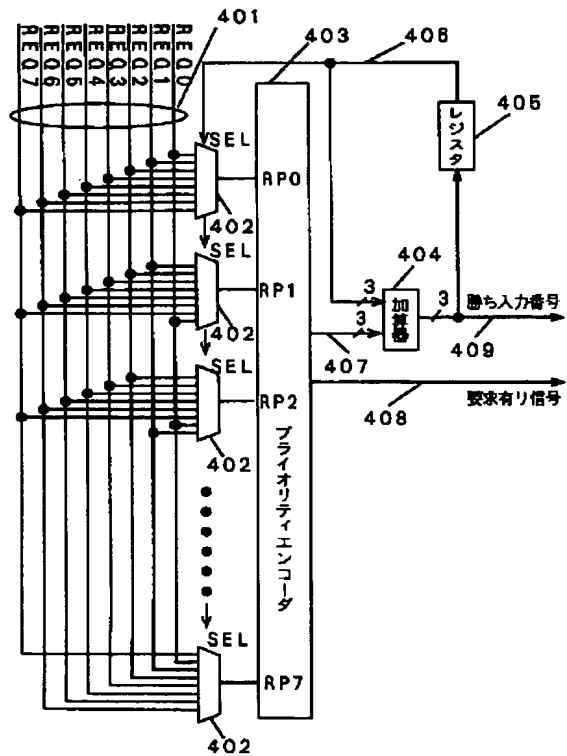
【図2】



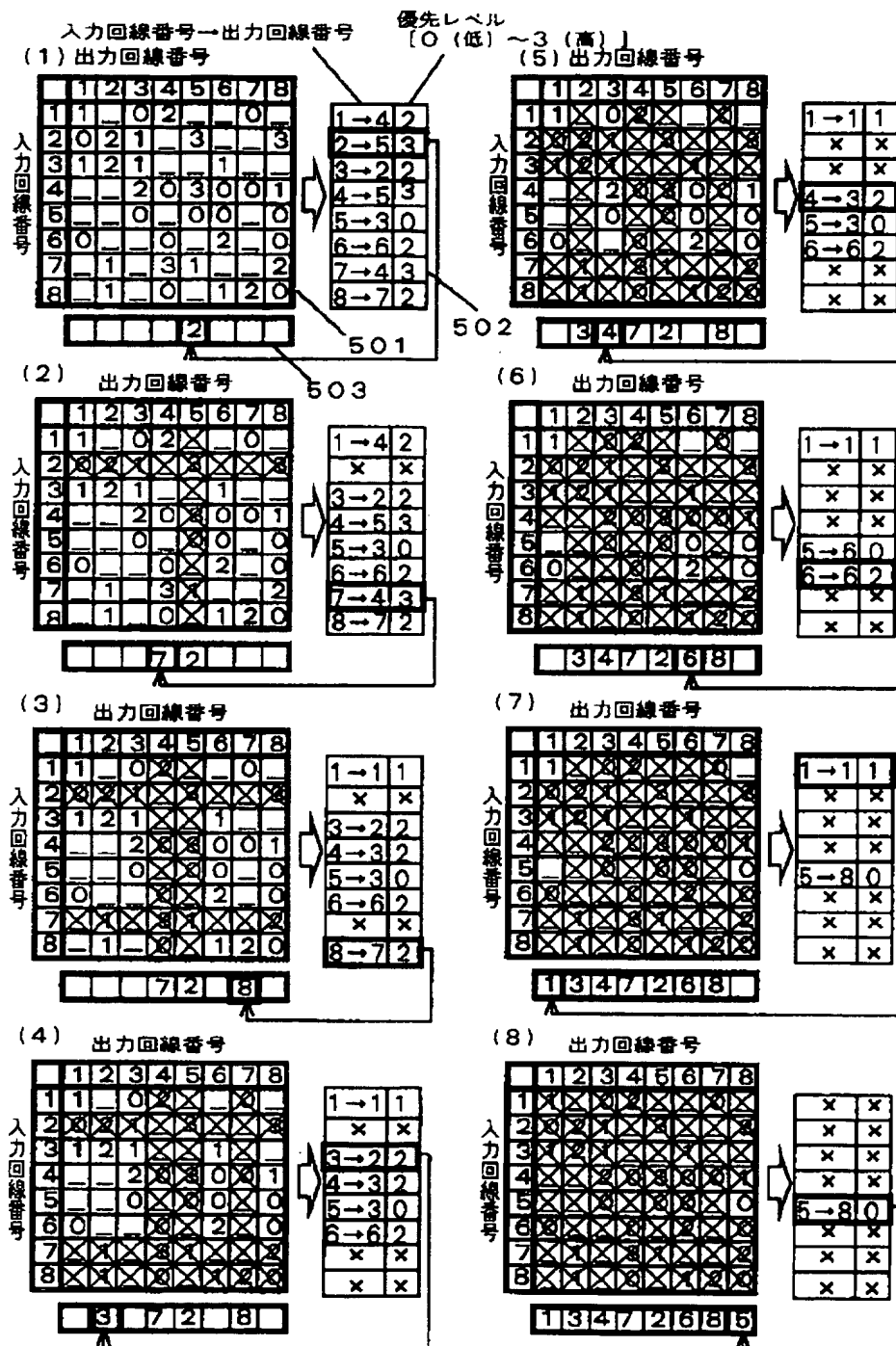
【図3】



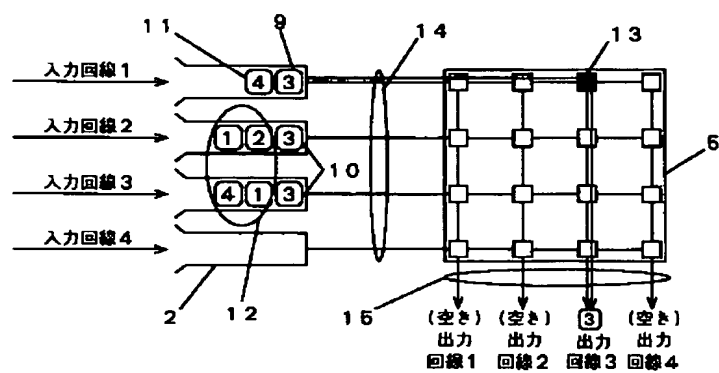
【図4】



【図5】



【図 7】



[n] は、出力回線 n 宛のセルを示す。

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.